

論文審査の結果の要旨

氏名：佐々木 芳 樹

博士の専攻分野の名称：博士（工学）

論文題名：VLSI 実装を考慮したパルス形ハードウェアカオスニューロンモデルと
ニューラルネットワークへの応用に関する研究

審査委員：（主査） 教授 佐 伯 勝 敏

（副査） 教授 塚 本 新

教授 齊 藤 健

元教授 作 田 幸 憲

近年、人工知能(AI)の研究は、ディープラーニングを初めとする「ソフトウェア AI」が主流となっているが、コンピュータを用いる必要があり、電力効率に課題がある。一方、急速な発展を遂げている集積回路技術を用い、脳の神経回路における非線形な電氣的振る舞いを電子回路で模倣し、脳型情報処理システムを構築する「ハードウェア AI」は、集積度と電力効率の高い回路を実現できることから注目されている。中でも、脳内の情報処理と同様、パルス波形で情報の伝達および処理を行うパルス形の「ハードウェア AI」は、脳内の基本構成要素であるニューロンの基本的性質を考慮しているため脳型情報処理システムを構築する上で有効である。特に、ニューロンがパルス波形を出力する状態すなわち発火状態において、脳内でもカオス発火が確認されていることから、カオス状態を再現可能なデバイスを構築することは、カオスの持つ情報処理能力を利用した全く新しい脳形情報処理システムを構築できる可能性がある。脳形情報処理システムを構築する上で、パルス形の「ハードウェア AI」に標準的な CMOS プロセス技術を用い、VLSI（超大規模集積回路）実装を行った場合、高い歩留まり率と安定に動作するデバイスが要求されている。

以上の要求に対し、申請者は、まず初めに、脳内の神経回路網を、電子回路でモデル化したパルス形ハードウェアカオスニューロンモデル(以下、P-HCNM と略す)の発火原理について論じている。次に、P-HCNM を VLSI 実装する上での課題点を明確に示し、モデルの改良および制御回路を付加する手法を新たに考案することで課題点を解決しており、VLSI 実装した結果、歩留まり率 100%で安定に動作することを実証している。最後に、改良した P-HCNM を用い、ホップフィールドネットワーク(以下、HN と略す)を構築し、シミュレーションにて学習した静止画像および時系列データの想起が行えることを明らかにしている。

以上より、申請論文は、高い歩留まり率で安定に動作する P-HCNM を構築し、ニューラルネットワークを構成することで工学的に応用することも可能で、技術的水準が高いものである。以下、論文の章立てに沿って、研究の意義や審査判断の内容を報告する。

論文は、第 1 章の序論から第 6 章の結言に至る全 6 章から構成されている。

「第 1 章 序論」では、本研究の背景や位置づけ、目的および概要がわかりやすく説明されている。近年発達している AI 研究の問題点を挙げ、「ハードウェア AI」の必要性を述べると共に、アナログ的な特徴を有し、大規模集積化が可能な P-HCNM の有効性および課題について述べることで、本研究の課題を明確に浮き上がらせており、申請論文の重要性が明確にされている点で評価できる。

「第 2 章 従来の P-HCNM」では、P-HCNM を集積化する上で課題となる発生要因を解析するにあたり、P-HCNM を多安定回路とみなし、発振制御を行うための発振条件を単純化する手法を述べている。次に、P-HCNM 中に用いている Λ 形負性抵抗および P-HCNM の基本動作について述べ、P-HCNM を集積化する上での課題点を、回路シミュレータを用い定量的に解析をしている点で評価できる。

「第 3 章 基板電流および振幅に着目した P-HCNM」では、P-HCNM を集積化する上で課題となる (1) 電圧電源に対する逆流電流の抑制、および (2) 信号判別が可能な電圧振幅の補償について検討を行っている。(1) に対し検討した結果、従来モデルにおいて、バイアス電圧をダイナミックに変化させる電流経路に用いていた電界効果型トランジスタ (MOSFET) の種類を p 型から n 型に変更することで、基板

のダイオード構造に対する突入電流を抑制できることを明らかにしている。また、バイアス電圧を生成するコンデンサの放電を行う電流経路を新たに設けることで、従来モデルが持つアナログ特性を損なうことなく、発火電圧波形を得ることが出来ることを明らかにしている。さらに、基板のダイオード構造を逆流する過大な電流を抑制することで、バイアスに用いてきたコンデンサの値を抑制することが可能であり、従来に比べバイアスのコンデンサのレイアウト面積を 1/3 に削減することが可能であることを明らかにしている。次に (2) に対し検討した結果、発火電圧波形の振幅を補償するため、バイアス用コンデンサの放電経路として新たに用いた n 型 MOSFET のソース端子に MOS ダイオードを挿入することで電圧レベルシフトを行っている。結果として、電源電圧 1.8V を用いた場合において、逆流改良モデルに対し 0.6V の振幅補償ができ、従来モデルと比較した場合においても 0.3V を超える振幅の補償ができることを明らかにしている。本章は (1), (2) の課題に対し、モデル中の MOSFET の構造を変更し、逆流電流の抑制を行い、それに伴い生じた電圧振幅の減少を計 2 つの MOSFET の追加のみで補正しており、その独創性ととも高く評価できる。

「第 4 章 VLSI 実装を考慮した自動補正機構を有する P-HCNM」では、P-HCNM を集積化する上で課題となる (3) Λ 形負性抵抗のばらつき改善、および (4) 入力電流の許容範囲および波形の改善について検討を行っている。その結果、(3) の Λ 形負性抵抗の特性ばらつきを抑制するため、P-HCNM 中の多安定回路に使用している Λ 形負性抵抗の製造ばらつきによる特性のばらつきが生じた場合でも、 Λ 形負性抵抗の電源電圧 0V における電流を制御する回路を付加し、常に多安定回路に単安定解をもたせることが可能な自動補正機構を有するモデルを提案し、グローバルばらつきを抑制可能であることを明らかにしている。また、提案回路に印加する負荷電流を制御電流として用いることで、(4) の課題である入力電流が出力電圧波形に及ぼす影響を大幅に抑制することが可能であり、従来では狭い範囲であった入力可能電流範囲の上限値をなくすることが可能であることを明らかにしている。さらに、制御方式を変更した場合でも不規則な間隔の発火を確認することが可能であり、リアプノフ指数やアトラクタ、初期値鋭敏性からカオス性があることを明らかにしている。試作した IC チップにて測定を行った結果、作製したサンプル内においては歩留まりが 100%となることを明らかにしており、実証した点は評価に値する。

「第 5 章 自動補正機構を有する P-HCNM を用いたニューラルネットワーク」では、第 3 章および第 4 章で改良を行った P-HCNM を用いて、HN を構築し、連想想起機能について検討を行った。従来の P-HCNM を用いたネットワークでは、入力許容電流に上限があるため、大規模な HN を正常に動作させることが困難であった。申請論文の自動補正機構を有する P-HCNM を用いることで、HN の連想想起機能である画像補修および時系列パターンの想起を行うことが可能であることをシミュレーションにて明らかにしており、工学的応用が期待できる点は評価に値する。

「第 6 章 結言」では、申請者の行った研究の成果や今後の展望を述べている。これまでの課題であった (1) 電圧電源に対する逆流電流の抑制、(2) 信号判別が可能な電圧振幅の補償、(3) Λ 形負性抵抗のばらつき改善、(4) 入力電流の許容範囲および波形の改善に対し、独創的な発想で VLSI 実装を考慮した P-HCNM を提案し、課題に対して十分な成果が得られたことを明確に結論づけている。

申請者の研究は、「ハードウェア AI」を構築する上で要求されている、高い歩留まり率と安定動作するデバイスの要件を満足したもので、実測によりその効果を検証しており、提案回路の有効性を明らかにしている。また、工学的応用として HN を構成し、シミュレーションにて連想想起機能を実現しており、実用化も期待できる。本研究の成果は、次世代の AI 研究の主流となり得る可能性を持っているものとして高く評価できる。

このことは、本論文の提出者が自立して研究活動を行い、又はその他の高度な専門的業務に従事するに必要な能力及びその基礎となる豊かな学識を有していることを示すものである。

よって本論文は、博士（工学）の学位を授与されるに値するものと認められる。

以 上

令和 3 年 1 0 月 1 4 日