

## 論文審査の結果の要旨

氏名：望月 誠二

博士の専攻分野の名称：博士（工学）

論文題名：システム LSI における動画像符号化処理の高性能化，低電力化及び低遅延化に関する研究

審査委員：（主査） 教授 松村 哲哉

（副査） 教授 加瀬澤 正

金沢大学教授 松田 吉雄 金沢大学准教授 今村 幸祐

弘前大学教授 金本 俊幾

近年、実現しつつある高度情報化社会に向けて、様々な画像情報提供・通信サービス、及び、画像情報に基づく機械解析・自動制御のアプリケーションが一般生活に広く浸透している。インターネット、高速無線通信、携帯電話・スマートフォンの発展に伴い、動画像付きの通話、動画像コンテンツのストリーミング視聴、SNS（Social Networking Service）における画像を介したコミュニケーションなどのサービスが盛んに行われている。また、車・産業機器などにおいて、リアルタイムに画像伝送・画像解析を行い、周辺環境を認識して自動制御することが実現されつつある。これらの画像情報サービスの実現においては、膨大な情報量を持つ動画像データの取り扱いが本質的な問題となる。動画像情報を非圧縮の形で取り扱うことは、通信時間、通信コスト、さらにはデータを保持する機器のコストの観点で社会一般への普及には問題がある。また、HD（High Definition）解像度（1280 画素×720 ライン）や Full-HD 解像度（1920 画素×1080 ライン）を超える 4K 解像度（3840 画素×2160 ライン）の画像情報サービスも普及しつつあるなど、動画像情報のデータ量は増加の一途を辿っている。これを解決する手段として、動画像情報の冗長性を除去し、高画質を保った状態で情報量削減が可能な動画像符号化技術と呼ばれるデータ圧縮技術が用いられる。1990 年代以降、動画像符号化技術は、デジタル放送やパッケージメディアへの適用を端緒とし、主に高解像度対応のための高圧縮化を主眼に発展してきた。2003 年に国際動画像符号化標準として規格化された H.264 は、インターネット及びモバイル機器の普及による爆発的な動画像通信需要に適応し、広く普及している。その普及の過程において、モバイル機器に適用するには、実装面の工夫による低電力化が大きな要件であった。一方で、IoT（Internet of Things）機器における VR（Virtual Reality）などの仮想現実機能や車・産業機器などの自動制御を実現するにはリアルタイム処理が必須であり、システム内にて圧縮された動画像情報を低遅延で伝送することが求められている。近年では、これらの動画像符号化処理は、システム全体を制御する CPU（Central Processing Unit）であるシステムプロセッサと GPU（Graphic Processing Unit）、DSP（Digital Signal Processor）あるいは専用回路、さらには動画像入出力インタフェースや他のアプリケーションを実行するプロセッサや専用回路を一つの LSI 上に集積したシステム LSI による実現が一般的である。システム LSI においては他のアプリケーションが並列に実行されていることが前提となるが、プロセッサ、バス、外部メモリなどの共用リソースの競合により動画像符号化処理あるいは他のアプリケーションの性能低下が発生する。安定したシステムの構築を行うためには、この問題を回避する LSI アーキテクチャが求められている。特に、車載情報システム（IVI：In-Vehicle Infotainment System）と呼ばれるカーナビゲーションと車内メディア視聴環境を統合したシステムには、車の運転補助機能（ADAS：Advanced Driving Assistance System）が取り込まれ、これらの両立を実現しうる最適な LSI アーキテクチャが求められている。また、低遅延伝送の実現においては、動画像符号化・復号回路の低遅延化とともに、システム LSI 上にて関連処理も含めた動作の低遅延化を実現する LSI アーキテクチャの提案が必要とされている。

以上の背景から、本研究では、動画像処理の高解像度化、モバイル機器への搭載、低遅延アプリケーションへの適用に際し、動画像符号化処理の低電力化及び低遅延化を実現することに加えて、高性能システム LSI への実装手法を提案し、システム LSI における動画像符号化処理の高性能化、低電力化、低遅延化を実証することを目的とした。

本論文を要約すると以下の通りである。

第 1 章は「序論」であり、本研究に関連する分野における歴史的背景と研究内容の概説、及び、動画像符号化 LSI の動向について、上記背景をより詳細に述べた。

第 2 章の「動画像符号化処理の概要及び従来技術の課題」では、動画像符号化処理の概要をまとめ、システム LSI において高性能動画像符号化処理の低電力化及び低遅延化を実現する上での従来技術の問題点と本研究における課題を以下 5 項目にまとめた。

(1) 高解像度化に伴う膨大な演算処理量による高コスト化・消費電力増大に対し、小規模・低電力の動画像符号化・復号回路を実現する。

(2) 複雑化した動画像符号化方式を限られた演算能力で実装することに起因する画質劣化に対し、高画質及び低電力を両立する符号化アルゴリズムを考案する。

(3) システム LSI におけるプロセッサ、バス、外部メモリなどの共用リソースの競合による性能低下に対し、複数アプリケーションを独立に実行可能な LSI アーキテクチャを考案する。

(4) システム LSI におけるメモリアクセスの増大に伴う性能低下及びバス消費電力の増加に対し、メモリアクセスデータ圧縮による動画像処理の高性能化・低電力化を実現する。

(5) 新規アプリケーションにおける低遅延要求の増加に対し、動画像符号化処理の低遅延化を実現する。以降、第 3 章にて上記(1)(2)、第 4 章にて上記(3)(4)、第 5 章にて上記(5)の課題を達成する。

第 3 章の「動画像符号化・復号回路の低電力化」では、モバイル機器への搭載を想定した動画像符号化・復号回路の低電力化に焦点をあて、H.264 符号化方式における低電力アーキテクチャと独自符号化アルゴリズムを提案した。

(1) マクロブロック単位のパイプライン処理により動作周波数を低く抑えるとともに、全ての機能ブロックのタイムスロットをマクロブロック単位で同期させ制御を単純化することで、小規模かつ低電力を実現するアーキテクチャを提案した。

(2) 各機能ブロックへのクロックの供給を動的に制御する機構を設け、クロックツリー全体が消費する電力を低減する手法を提案し、最大 16%の消費電力低減を達成した。

(3) マクロブロック単位のパイプライン処理における画質劣化の課題に対し、入力画像からの予測によるイントラ予測モード決定手法、及び、係数有無予測に基づくインター予測モード決定手法を提案し、低電力と高画質を両立する符号化アルゴリズムを実現した。

第 4 章の「高性能及び低電力動画像処理を実現するシステム LSI アーキテクチャ」では、車載情報システム向けシステム LSI の実現に向けて、高性能、低電力のための LSI アーキテクチャを提案した。

(1) 車載情報システムに必要とされる膨大な動画像処理を並列分散処理するために、CPU 及び GPU と独立に動作する 6 種類 17 個の動画像処理プロセッサを、バストラフィック最適化制御された階層バス上に配置する LSI アーキテクチャを提案した。

(2) 性能面及び電力面のボトルネックとなるメモリアクセスを低減するため、可逆データ圧縮と非可逆データ圧縮を処理内容に応じて組み合わせたメモリアクセスデータ圧縮手法を提案し、Full-HD 12 チャンネル動画像処理の使用メモリ帯域を 50%削減することを実現した。

(3) 動画像符号化処理に適用するメモリアクセスデータ圧縮手法として、ライトバッファとキャッシュによりメモリアクセスにおけるデータサイズを最適化し、DDR アクセス効率を加味した実質的な圧縮効率を改善する手法を提案し、メモリアクセスデータの 70%削減を実現した。

第 5 章の「動画像符号化処理の低遅延化」では、自動運転などの低遅延アプリケーション向けに、動画像符号化処理の低遅延化手法を提案した。

(1) 自動駐車を念頭にした低速走行時の周辺監視を題材に、従来規格における低遅延化手法を提案した。低遅延動作時には可変長復号部と画像処理部の並列処理を FIFO 接続直列処理に切り替え、後続処理ともハンドシェイクによりパイプライン動作させる手法を提案し、動画像復号処理と画像歪み補正処理を 70ms の低遅延で実行できることを可能とした。

(2) 高速走行時の周辺監視や VR に必要な超低遅延を実現するため、ライン単位処理による超低遅延動画像符号化方式を提案し、Full-HD 動画を  $0.44\mu\text{s}$  の遅延で処理可能とした。

(3) 複数のライン単位画像予測方法、画像適応量子化、最適化したエントロピー符号化、1 次元 DCT などの要素技術、及び、それらを用いた動画像符号化・復号回路の全体構成を提案した。

第 6 章の「評価結果」では、第 3 章、第 4 章及び第 5 章にて提案した動画像符号化・復号回路及び LSI アーキテクチャを実装した LSI の試作結果及び評価結果について考察した。

(1) 第 3 章にて提案した動画像符号化・復号回路を搭載した LSI を 90nm CMOS プロセスにより試作した。試作 LSI は、HD 動画 (1280 画素×720 ライン、30fps) の符号化または復号を 144MHz の低動作周波数で処理可能である。評価結果より、H.264 参照ソフトウェアの JM と同等の高画質を保ちつつ、64mW

の低電力にて HD 解像度対応の H.264 符号化処理を達成した。

(2) 第 4 章にて提案したシステム LSI アーキテクチャを適用したシステム LSI を 16nm FinFET CMOS プロセスにより試作し、Full-HD 12 チャンネルの高性能動画画像処理が可能であることを実証した。また、提案したメモリアクセスデータ圧縮手法により消費電力を 20%削減して従来研究を凌駕し、Full-HD H.264 12 チャンネル動画画像復号処理を 197mW の低電力で実現可能であることを実証した。

(3) 第 5 章にて提案した超低遅延動画画像符号化方式の画質及び圧縮率を、ビヘイビアモデルシミュレーションにより評価し、視覚的な画質劣化なしに 20%まで圧縮可能であることを示した。

第 7 章は「結論」であり、本研究で得られたシステム LSI における動画画像符号化処理の高性能化、低電力化、低遅延化技術とその実現結果について総括した。

以上、本論文では、システム LSI における動画画像符号化処理の高性能化、低電力化、低遅延化に係わる研究とその工学的応用について、新規提案とこれに基づいた LSI 試作及び評価を行った。これらの研究成果は、今後の高度情報化社会に向けた画像情報サービスの進展を支えるシステム LSI の発展に不可欠であり、重要な基本技術となることが期待される。

このような研究成果が得られたことは、論文提出者の豊富な学識と優れた研究能力を裏付けるものである。よって本論文は、博士（工学）の学位を授与されるに値するものと認められる。

以 上

平成 31年 2月 22日