

論文審査の結果の要旨

氏名：九 里 伸 治

博士の専攻分野の名称：博士（工学）

論文題名：電力用ショットキバリアダイオードと電力用 MOSFET の低電力損失化および高耐圧化に関する研究

審査委員：（主査） 教授 山 本 寛

（副査） 教授 高 橋 芳 浩 教授 鈴 木 薫

電力用ショットキバリアダイオード（SBD）や電力用 MOSFET に代表されるパワーデバイスは電気エネルギーを扱うパワーエレクトロニクスの世界で幅広く用いられている。パワーデバイスの低電力損失化とは、デバイスの電氣的な内部損失成分の低減であり、その改善には多くの努力が払われてきた。

電力用 SBD における主な内部損失成分は、順方向バイアス時の電圧降下 V_F と逆方向バイアス時の漏れ電流 I_R である。そして、電力用 SBD の高性能化を図るための重要な研究課題として、耐圧に関わらず V_F と I_R を低減する方策の検討と、高耐圧化しても V_F の増加を抑制する方策の検討が挙げられる。電力用 MOSFET における主な内部損失成分は、電流導通時の電気抵抗値（特性オン抵抗） $R_{DS(ON)}$ である。MOSFET も SBD と同様にユニポーラ素子であるため、 $R_{DS(ON)}$ は耐圧に対する依存性が大きい。よって、電力用 MOSFET を高耐圧化しても $R_{DS(ON)}$ の増加を抑制する方策が重要な開発課題となっている。

本申請の論文においては、電力変換のために用いられる電力用 SBD と電力用 MOSFET の低電力損失化を実現する指針を明確にし、それを実験的に検証することを目的としている。具体的には、まず低耐圧電力用 SBD における低電力損失化という視点での特性改善を図り、それを推し進めた高耐圧 SBD の低電力損失化についても実験的に検討が加えられている。また、高耐圧 SBD 中で得られた知見を応用した電力用 MOSFET の低電力損失化に関する検討も行われた。さらに、上記の低電力損失化を実現する上で用いられた、トレンチ埋め込み法において見出される欠点を解決する独自の手法の開発も行われた。

第 1 章「序論」では、電力用パワーデバイス開発の歴史の中での本研究の位置づけと意義が述べられている。

第 2 章「電力用ショットキバリアダイオード（SBD）の開発課題」では、電力用 SBD の動作原理と特性が概説され、逆方向バイアス時の漏れ電流 I_R の抑制の方策、高耐圧化した際の順方向バイアス時の電圧降下 V_F の抑制の方策、高耐圧化構造の課題が示されている。

第 3 章「トレンチ構造を有する低耐圧ジャンクションバリアショットキダイオード（LL-SBD）」においては、低耐圧ジャンクションバリアショットキダイオード（JBS）を対象とし、漏れ電流 I_R の効果的な抑制の方策を検討した結果が示されている。

電力用 SBD において、逆バイアス時にショットキ接合部に印加される電界強度を緩和することは、 I_R を低減する方策として効果的である。それを実現可能する素子構造として、P 型拡散領域とショットキ接合をデバイス表面に並列に複数配置した JBS 構造が検討されてきた。しかし、 I_R 抑制と V_F の増加の抑制の両立の観点から、P 型拡散領域の形状の最適設計を行う試みは報告されていない。申請者はシミュレーションを用いて、P 型拡散領域の深さ、窓幅、横方向拡散幅を評価し、深さを深く、窓幅を出来るだけ狭くして微細化をはかり、横方向拡散を極力抑えることが有効であることを明らかにした。

この見解を実証するため、申請者は N 型ドリフト層にトレンチを形成後、P 型ドーパントを BN ガストープ法で形成する LL-SBD を試作した。結果として、横方向拡散を抑制することで I_R 増加が抑制され、 V_F - I_R トレードオフ特性も改善できることが実証された。

第 4 章「高耐圧 120V 級スーパージャンクション（SJ）-JBS」では、N 型ドリフト層に形成したトレンチ部を P 型単結晶シリコンで埋めこむエピタキシャル成長技術（トレンチ埋め込み法）を使って、複数の P カラム（P 型埋め込み領域）と N 型メサ領域（P カラムに挟まれた N 型ドリフト層）が交互に並んだ、独

自のスーパージャンクション(SJ)構造を有する 120V 級 SJ- Junction Barrier Schottky diode(JBS)の設計・試作結果が示されている。

SJ 構造では P 型不純物のチャージ量 Q_p と N 型不純物のチャージ量 Q_n を等しくする、チャージバランス状態であることが要求される。しかし、製造ばらつきなどを考慮すると、おおよそ $\pm 30\%$ のチャージ量の違いが生じた場合でも、所望の耐压を確保しなければならない。申請者は市販のシミュレーションソフトを用いて、耐压、 V_F 特性、電界強度のチャージバランス依存性をシミュレーションし、 Q_n 設計値は $\sim 2.0 \times 10^{12} \text{cm}^{-2}$ が最適であるとした。試作品の特性としては、P カラムと N 型メサ領域のチャージバランス状態にした場合、耐压 161V、 $V_F=0.69\text{V}$ 、 $J_R=3.3 \times 10^{-5} \text{A/cm}^2$ を得ることが出来た。さらに、N 型ドリフト層の最適化により、耐压 130V、 $V_F=0.62\text{V}$ 、 $J_R=4.0 \times 10^{-5} \text{A/cm}^2$ を得ることができた。この V_F 値は、同一の I_R 値相当の従来構造の 120V 級 SBD に対して 0.17V も低減できたことに相当する。

第 5 章「高耐压 200V 級 SJ-MOSFET (TR-MOSFET)」では、トレンチ埋め込み法を用いた SJ 構造デバイスとして TR-MOSFET を考案し、試作した結果について述べられている。TR-MOSFET の構造上の特徴は、N 型ドリフト領域中にトレンチ埋め込み法で P カラムを形成した後、その上に MOSFET のゲート電極部を自己整合的に形成することにある。この構造とすることによって、トランジスタセルの微細化が容易となり、電力用 MOSFET の主たる電力損失要素である $R_{DS(ON)}$ を低減出来ることが述べられている。

SJ 構造設計は SJ-JBS の設計手法に準拠して行われ、試作の結果、シリコンを用いた従来構造における耐压と $R_{DS(ON)}$ の理論限界線であるシリコンリミットを超越する、耐压 245V で $R_{DS(ON)}=4.8 \text{m}\Omega \text{cm}^2$ という特性が得られている。

第 6 章「トレンチ埋め込み領域のボイド非破壊検出法の開発」では、トレンチ埋め込み法の課題であるボイドの非破壊検出方策が検討されている。SJ-PN 接合ダイオードの電気的特性のシミュレーションにより、ボイド近傍の再結合中心が電気的特性に与える影響が考察された。その結果、P 型単結晶シリコン領域にボイドが存在するとボイド近傍に結晶欠陥が生成され、その結晶欠陥が再結合中心として働くことが示された。また、意図的に作製したデバイスによる実測結果においてもシミュレーションと同様の傾向が確認され、低電流領域での V_F 値の低下、キャリアライフタイムの低下に起因する I_R 値の増加、同じく逆方向回復時間 t_{rr} の短縮が、ボイドのサイズと強い相関があることが明らかにされた。そして、ボイドの有無で t_{rr} の分布が明確に分かれることを実証し、 t_{rr} 測定法により非破壊でのボイド検出が可能であるとしている。

第 7 章「総論」では、電力エネルギーの変換に用いられる電力用パワーデバイスとして電力用 SBD と電力用 MOSFET の内部電力損失の低減方法に関する一連の成果がまとめられている。

以上のように、申請者は、高耐压化を実現しつつ、電力用 SBD での特性改善を実現するために、N 型ドリフト層にトレンチを形成した後に、そのトレンチを P 型単結晶シリコンで埋め戻すトレンチ埋め込み法を採用した SJ-JBS を提案した。また、素子周辺構造を、電位をフローティング状態とした SJ 構造で、かつ、P カラム上部に P 中継領域を設けた構造とすることにより、耐压の確保を容易にした。設計・試作した 120V 級 SJ-JBS では、電力用 SBD での代表的な性能指標である V_F - I_R トレードオフの大幅な改善を実現し、同一 I_R 時の V_F 改善量として、0.17V という大幅な特性改善を実現した。

そして、上記の SJ 構造を電力用 MOSFET にも適用し、200V 級でシリコン電力用 MOSFET の耐压と $R_{DS(ON)}$ の理論限界線を越える低損失な電力用 MOSFET を設計・試作することに成功した。

さらに、申請者はトレンチ埋め込み法の課題であるボイドの非破壊検出方策の検討を行い、ボイドの有無で t_{rr} の分布が明確に分かれることをシミュレーションと実証実験で明らかにし、 t_{rr} 測定法により非破壊でボイド検出が可能であることを示した。

このことは、本論文の提出者が自立して研究活動を行い、またはその他の高度な専門的業務に従事するために必要な能力及びその基礎となる豊かな学識を有していることを示すものである。

よって本論文は、博士（工学）の学位を授与されるに値するものと認められる。

以 上

平成 26 年 2 月 13 日